

⑨ 日本国特許庁 (JP)

⑩ 特許出願公開

⑪ 公開特許公報 (A) 昭61-283127

⑫ Int.Cl.
H 01 L 21/302
21/205

識別記号

厅内整理番号
B-8223-5F
7739-5F

⑬ 公開 昭和61年(1986)12月13日

審査請求 未請求 発明の数 1 (全4頁)

⑭ 発明の名称 半導体製造装置

⑮ 特 願 昭60-125633

⑯ 出 願 昭60(1985)6月10日

⑰ 発明者 田村 耕一 伊丹市瑞原4丁目1番地 三菱電機株式会社北伊丹製作所
内

⑱ 出願人 三菱電機株式会社 東京都千代田区丸の内2丁目2番3号

⑲ 代理人 弁理士 早瀬 憲一

明細書

1. 発明の名称

半導体製造装置

2. 特許請求の範囲

(1) プラズマを利用して半導体ウエハの処理を行う半導体製造装置において、高周波電力を印加すべき複数個に分割した電極と、各々の電極に高周波電力を独立に印加するための複数の高周波電源とを備えたことを特徴とする半導体製造装置。

3. 発明の詳細な説明

[産業上の利用分野]

本発明は、ドライエッティングにおけるエッチャンク速度の均一性の改善を図った半導体製造装置に関するものである。

[従来の技術]

現在、プラズマを利用してエッティングあるいはアフシング処理を行なう半導体製造装置においては、写真露光工程において、レジストプロセスのは、所望部分の除去を行うにあたって、プラズマ放電中に発生する活性ラジカルを用いたプラズマ

エッティングが広く用いられている。また電子の強化処理に伴い、近年では、加速されたイオンを反応種として加える反応性イオンエッティング(RIE)も実用に供され始めている。これらはまとめて、一般にドライエッティング技術と言われる。

第3図(a)は、複数枚数のウエハを同時にエッティング処理するバッチ式の装置である。図において(1)は、石英等で作られる反応チャンバ、(2)は、該チャンバ(1)への反応ガスの入口、(3)は、排気装置、(4a)は、上記チャンバ(1)の出口である。(4a)、(4b)は、上記チャンバ(1)の外周に取付けられた対向する一对の電極、(5)は、該電極(4a)、(4b)に電力を印加しプラズマを励起するための高周波電源、(6)は、上記チャンバ(1)内に収容された被エッチャンク物であるウエハ、(7)は、上記チャンバ(1)内を調節する反応種である。

第4図(a)は、ウエハ一枚毎にエッティング処理を行う枚葉式RIE装置の一例である。(1)～(7)は、各

々第3図(a)と同じものを示す。第3図(b)、および第4図(b)は、各々の装置におけるエッティング速度の分布を示しており、第3図(b)では、バッチの両端にあるウエハのエッティング速度が大きく、第4図(b)では、ウエハ周辺でのエッティング速度が大きいことを示している。

次にエッティング動作について説明する。

第3図(a)の装置を用いて作業する場合、ポリシリコンのエッティングで、四フッ化炭素(CF₄)ガスがプラズマ中で解離され、フッ素活性ラジカル(F⁺)を生成し、これがシリコンと反応してエッティングが行なわれる。第4図(a)の装置ではシリコン酸化膜のエッティングが行なわれる。反応ガスはCF₄が多く用いられ、高周波電力により活性化されたイオンが、電界により加速され、方向性を持つたエッティング(異方性エッティング)が可能である。

[発明が解決しようとする問題点]

従来のドライエッティング装置は以上のように構成されているが、ウエハの大口径化、あるいは、電子の平面構造、深さ方向の微細化により、同一

速度をおとしたり、あるいは時間的に早く電力印加を止めることにより、ウエハ間あるいはウエハ内のエッティング速度の均一性を向上を図ることができる。

[実施例]

以下この発明の一実施例を図について説明する。

第1図は、第3図(a)のバッチ式タイプに対応する本発明の実施例を示し、(4c),(4d)はウエハの周辺部中央部への高周波電力の大きさを独立に制御するために設けられた分割電源である。また(5a),(5b)は、各電源(4c),(4d)に対し、独立に高周波電力を印加するための電源である。

第2図は、第4図(a)の枚葉式タイプに対応する本発明の実施例を示し、(4c),(4d)は、ウエハの周辺部と中央部に対する分割電源、(5a),(5b)は、各々の電源(4c),(4d)に対する独立電源である。

次に動作について説明する。

第1図の装置を用いることにより、例えば周辺電源(4c)に対する電力を中央部の1/2程度にす

め、バッチのウエハ間のエッティング速度の均一性、あるいはウエハ面内のエッティング速度の均一性が重要となってきた。均一性が悪いと、早くエッティングされた部分で、所望する部分以外のエッティングがおきたり、温ましくないイオンの衝突によりシリコンウエハが損傷を受けることがある。

この発明は、上記のような問題点を解消するためになされたもので、エッティング速度の均一性を向上できる半導体製造装置を提供することを目的とする。

[問題点を解決するための手段]

この発明に係る半導体製造装置は、反応槽の位置を部分的に制御するため、該反応槽の位置を決める要因の一つである高周波電力の大きさを独立に制御できるよう電源を複数個に分割し、該電源の各々に独立に高周波電力を印加するようにしたものである。

[作用]

本発明においては、電源を分割したからエッティング速度の早い部分については電力を小さくして

るか、あるいは印加時間を1/2にすることで、同一バッチの全ウエハについて、ほほ同一のエッティング作用を行なわしめることができる。また、第2図の装置においては、さらに個々のウエハについて、ウエハ周辺部での印加電力を中央部よりやや小さくすることにより、より精密な均一性を保つエッティングが可能である。

なお上記実施例は、いずれも電源を中央部と周辺部の2つに分割した例であるが、装置構成あるいは期待する均一性のレベルに応じて、電源の分割個数は2以上の任意にでき、また分割する電源の形状についても任意の形状にできる。

[発明の効果]

以上のように、本発明によれば、電源を複数個に分割したので、エッティングの速度を部分的に制御することが可能で、均一性を従来以上に向上させることができる。今後ますます大口径化、微細化する半導体電子の製造に非常に有効である。

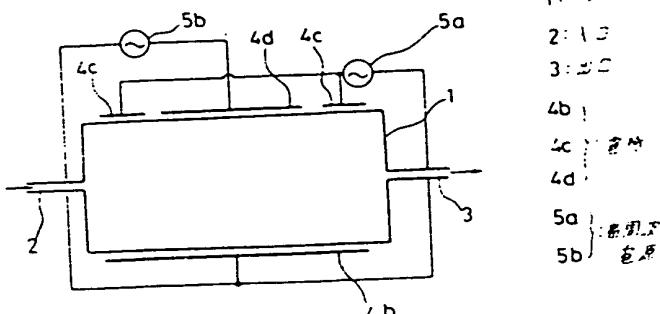
4. 図面の簡単な説明

第1図は本発明の一実施例によるバッチ式の半

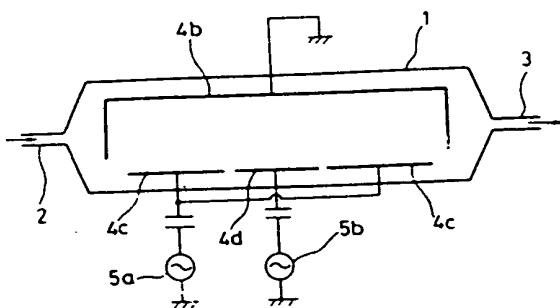
第1図に示す半導体製造装置を示す図、第2図は本発明の他の実施例による枚葉式の半導体製造装置を示す図、第3図(a)はバッチ式の従来装置を示す図、同図(b)は該装置によるエッティング速度の分布を示す図、第4図(a)は枚葉式の従来装置を示す図、同図(b)は該装置によるエッティング速度の分布を示す図である。
 尚、図中同一符号は同一又は相当部分を示す。
 (4c), (4d) … 電極、 (5a), (5b) … 高周波電源。

代理人 早瀬憲一

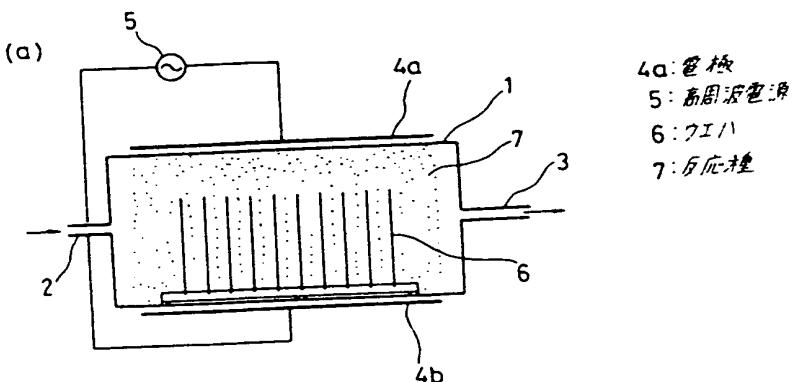
第1図



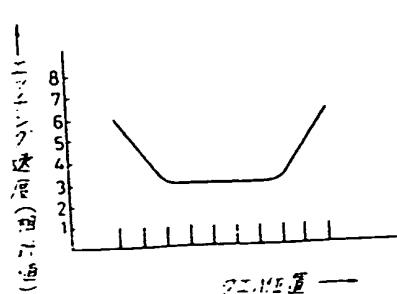
第2図



第3図



(b)



第4図

